

Надёжность строго самосинхронных схем

Надёжность работы устройств для критических областей применения является основополагающим параметром. При проектировании изделий с длительным сроком активного существования для военной или космической областей применения необходимо обеспечить безотказное функционирование с максимальным быстродействием при жёстких условиях эксплуатации (наличие радиации и широкого диапазона изменения рабочей температуры). Так например изменение температуры в районе экватора лунной поверхности за один суточный цикл изменяется от -180 C до $+130\text{ C}$, а на полюсах может достигать -230 C ; температура поверхности Марса, который сейчас продолжает активно исследоваться, может изменяться в диапазоне от -120 C до $+20\text{ C}$. Таким образом, устройства для таких областей должны обеспечивать работоспособность в широком диапазоне температуры и воздействии радиации, т.е. в них должны быть встроены схемы диагностики неисправностей и резервирования, на случай выхода из строя какой-то части или устройства в целом.

Известно [1], что переключательные свойства базовых элементов схем ухудшаются при воздействии радиации, повышенной температуры и естественного старения элементов, таким образом, при проектировании синхронных устройств с длительным сроком активного функционирования необходимо намеренно увеличивать период тактовой частоты для обеспечения надёжной синхронизации работы схемы при повышении времени переходных процессов в результате воздействия внешних факторов или естественной деградации параметров элементов, что значительно понижает производительность системы в целом. Покажем это на примере процессора, работающего в широком температурном диапазоне.

Современные высокопроизводительные RISC-процессоры работают по конвейерной схеме в которую включаются стадии выборки команд, декодирования, выполнение вычислений, работа с памятью и запись результатов вычислений (Рис. 1). Скорость работы синхронного варианта такого процессора лимитируется скоростью работы самого медленного блока, а также разбросом параметров тактового дерева, которое необходимо для надёжной синхронизации работы всех блоков.

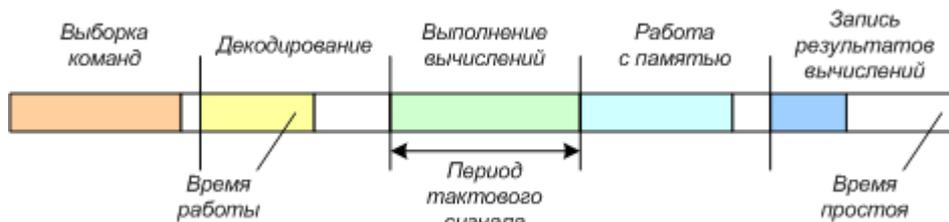


Рис.1 Синхронная реализация конвейера микропроцессора

Для обеспечения длительной надёжной работы в жёстких условиях эксплуатации (наличие радиации и повышенной температуры) при расчёте максимальной частоты работы синхронного микропроцессора помимо применения специальной дорогостоящей радиационно-стойкой технологии производства, необходимо учитывать запас по времени в следствие ухудшения переключательных свойств и старения элементов. Таким образом, максимальная частота работы процессора намеренно занижается.

При проектировании такого микропроцессора в строго самосинхронном базисе, его быстродействие остаётся максимально возможным при данных условиях эксплуатации, т.к. скорость работы строго самосинхронных схем зависит от поступающих данных и не лимитируется работой самого медленного блока. Очевидно, что строго самосинхронные устройства будут работать в более широком диапазоне температуры и напряжения питания, чем их синхронные аналоги, т.к. для их функционирования необходимо только сохранение переключательных свойств транзисторов. Качественные зависимости задержки строго самосинхронного элемента от изменения напряжения питания и температуры показаны на рис. 2.

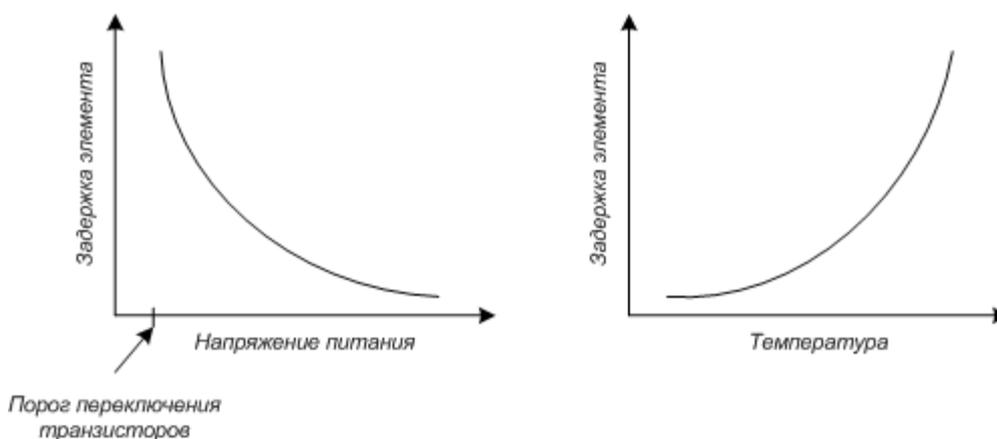


Рис. 2 Зависимость задержки строго самосинхронного элемента от напряжения питания и температуры

Для реализации принципа отказоустойчивости необходимо обеспечить функции самодиагностики и саморемонта возникающих неисправностей. Свойство самопроверяемости относительно константных неисправностей (когда на выходе элемента фиксируется постоянное значение 0 или 1) является естественным для всех строго самосинхронных схем. Такие схемы правильно функционируют при любых конечных задержках элементов и для корректной работы схемы необходимо фиксировать моменты окончания переходных процессов в блоке индикации, таким образом при появлении константной неисправности индикаторный блок перестаёт фиксировать моменты окончания переходных процессов и это говорит об ошибке в работе, приводит к прекращению всех дальнейших переключений в схеме и необходимости запуска процесса саморемонта. Поскольку каждый строго самосинхронный элемент должен быть индицируемым, то автоматически происходит локализация места возникновения неисправности в схеме. Покажем это на примере работы строго самосинхронного полусумматора.

Схема строго самосинхронного полусумматора с парафазным представлением сигналов, реализованная в базисе NCL показана на рис. 3. На входы полусумматора А и В подаются данные в парафазном представлении, таким образом для передачи одного сигнала А требуется 2 проводника А.t и А.f. В нормальном режиме работы схемы (когда отсутствуют неисправности) сигнал наличия ошибки ERR всегда равен нулю, а на выходах S и C формируются значения суммы и сигнала переноса в парафазном представлении.

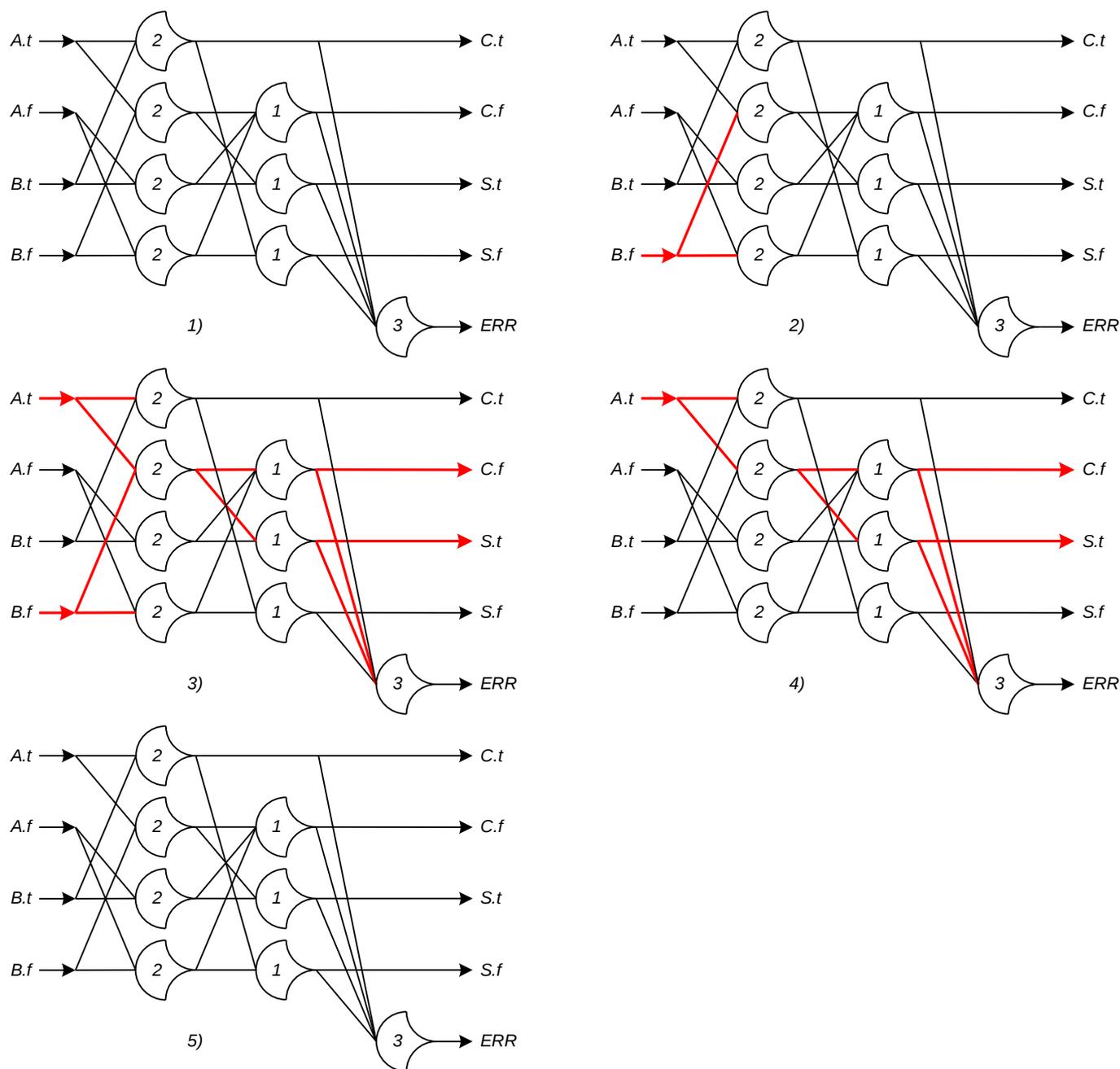


Рис. 3 Работа строго самосинхронного полусумматора

Начальное состояние схемы NULL (рис. 3.1) далее на входе В формируется сигнал DATA0 (рис. 3.2), а на входе А сигнал DATA1 (рис. 3.3) в результате чего на выходе бита переноса С устанавливается значение DATA0, а на выходе суммы S сигнал DATA1. Для обеспечения дальнейшей работы схемы необходимо перевести входные сигналы А и В в состояние NULL (рис. 3.4) в

результате чего схема переходит в исходное состояние (рис. 3.5). Таким образом, на элементах схемы постоянно происходит смена фаз NULL-DATA и DATA-NULL.

В случае возникновения константной неисправности (например «залипание» сигнала $B.t$ в состоянии лог. 1) на выходе модуля формируется сигнал наличия ошибки ERR и все дальнейшие переключения в схеме становятся невозможными, т.к. не происходит смена фаз NULL-DATA необходимая для работы схемы при парафазном представлении сигналов. Таким образом контролируется достоверность полученных данных и локализуется место возникновения неисправностей (рис. 4).

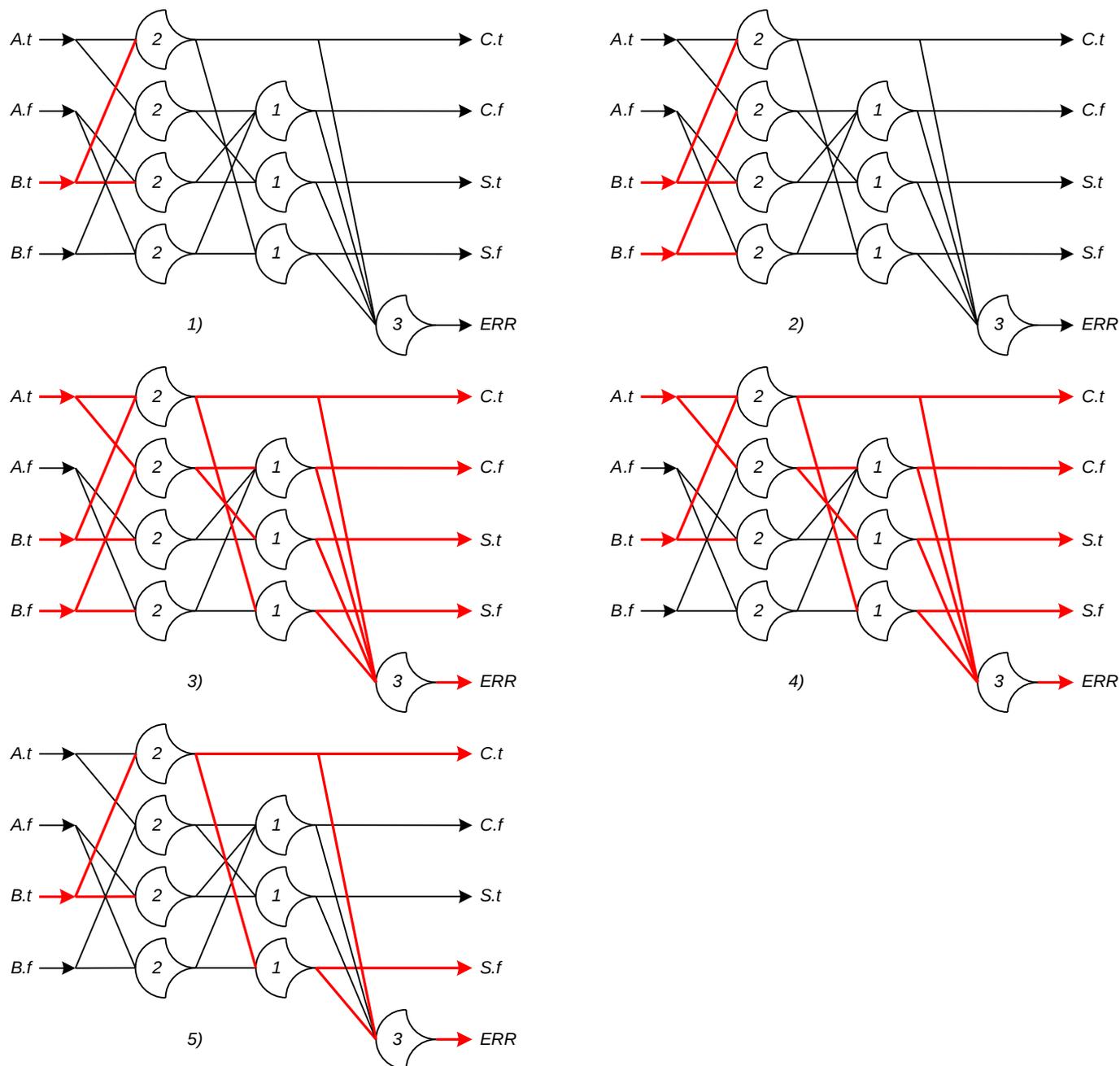


Рис. 4 Работа строго самосинхронного полусумматора в случае возникновения константной неисправности

На рис. 4 видно, что даже после перехода входных сигналов в исходное состояние, сигнал ошибки ERR не снимается пока неисправность не будет устранена (т.е. пока сигнал $V.t$ в данном случае не сможет принять значение лог. 0).

Необходимо отметить, что в случае возникновения константной неисправности происходит автоматическая диагностика достоверности выходных данных, т.к. дальнейшие переключения в схеме становятся невозможными и на выходе формируется сигнал ошибки. При возникновении константной неисправности в синхронной схеме - схема продолжает работать, но на выходе выдаются неправильные данные; таким образом, в синхронных схемах нельзя проверить достоверность выходных данных без использования специальных алгоритмов и применения схем периодического тестирования, а строго самосинхронные схемы являются полностью самопроверяемыми и самодиагностируемыми к константным неисправностям любой кратности.

Процесс саморемонта состоит из диагностирования неисправности, локализации места её возникновения и ремонта неисправного блока методом замещения. Реализация диагностирования неисправностей была описана выше, а для локализации неисправного блока и его ремонта наиболее часто используют скользящее резервирование с прямым замещением или скользящее резервирование с замещением сдвигом.

Скользящее резервирование с прямым замещением предполагает прямую замену неисправного модуля резервным, причём резервный модуль может заменить любой основной (рис. 5). Такой метод используют при однородном конвейерном или магистральном построении схемы, где каждый i -й блок связан с предыдущим ($i-1$) и последующим ($i+1$). Для обеспечения возможности скользящего резервирования с прямым замещением в состав каждого модуля должен входить функциональный блок (Φ_i), устройство индикации и локализации неисправности ($И_i$) и коммутатор (K_i), который подключает на входы функциональной части выходы резервного блока (Φ_{i+1}) вместо выходов Φ_{i-1} — если неисправность в ($i-1$) блоке, или выходы резервного блока (Φ_{i+1}) подключаются на вход функциональной части (Φ_i) вместо выходов Φ_{i+1} — в случае локализации неисправности в ($i+1$) блоке. Коммутация управляется сигналами наличия неисправностей $И(i-1)$ и $И(i+1)$. Сигналы локализации неисправностей ($И_i$) формируются при наличии сигнала ошибки (ERR), который формируется детектором ошибок. Имеется также сигнал установки индикаторов $И_i$ в начальное состояние (ERR). Для обеспечения возможности замены любого блока резервным, на функциональную часть резервного блока также должны коммутироваться данные, которые поступали на неисправный блок.

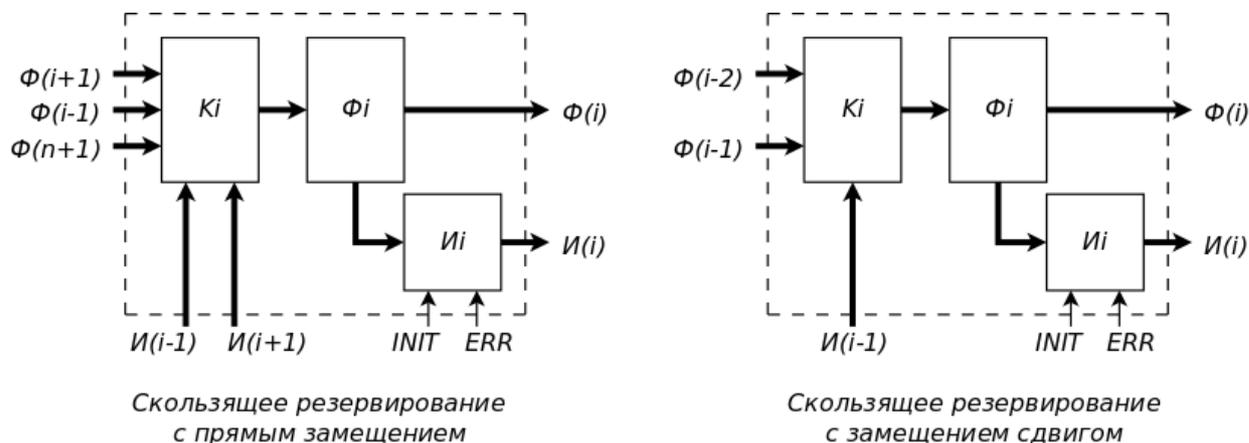


Рис. 5 Реализация саморемонта

Второй вариант организации схемы с возможностью саморемонта — это использование скользящего резервирования с замещением методом сдвига. Здесь также предполагается однородная конвейерная или магистральная реализация всей схемы в целом. Входы функциональной части i -го блока коммутируются с выходами $(i-1)$ и $(i-2)$ блоков, и если возникает неисправность в $(i-1)$ блоке, то на вход функциональной части i -го блока подаются выходы $(i-2)$ блока $\Phi(i-2)$. Линейный размер всей схемы восстанавливается подключением резервного блока.

В качестве примера реализации двух описанных методов саморемонта можно привести схему саморемонтирующегося счётчика, подробно описанную в [2]. Структура ячейки саморемонтирующегося счётчика с парафазным представлением сигналов показана на рис. 6. Схема состоит из функциональной части — счётного триггера с парафазным представлением сигналов (элементы $q(i)$, $p(i)$ и $u(i)$), локализирующего детектора с выходом $d(i)$ (сумматор по модулю 2 для сигналов $p.t(i)$ и $p.f(i)$) и триггера неисправности $T(i)$. В данном случае коммутатор совмещён с функциональной частью и реализует одну функцию переключения:

$a(i) = T.f(i-1) p.f(i-1) \vee T.t(i-1) p.f(i)$ в случае резервирования методом замещения, или

$a(i) = T.f(i-1)p.f(i-1) \vee T.t(i-1) p.f(i-2)$ при замещении сдвигом.

Функция переключения резервного разряда определяется выражением:

$a(g) = T.t(1) p.f(0) \vee T.t(2) p.f(1) \vee \dots \vee T.t(n) p.f(n-1)$, где n — число разрядов.

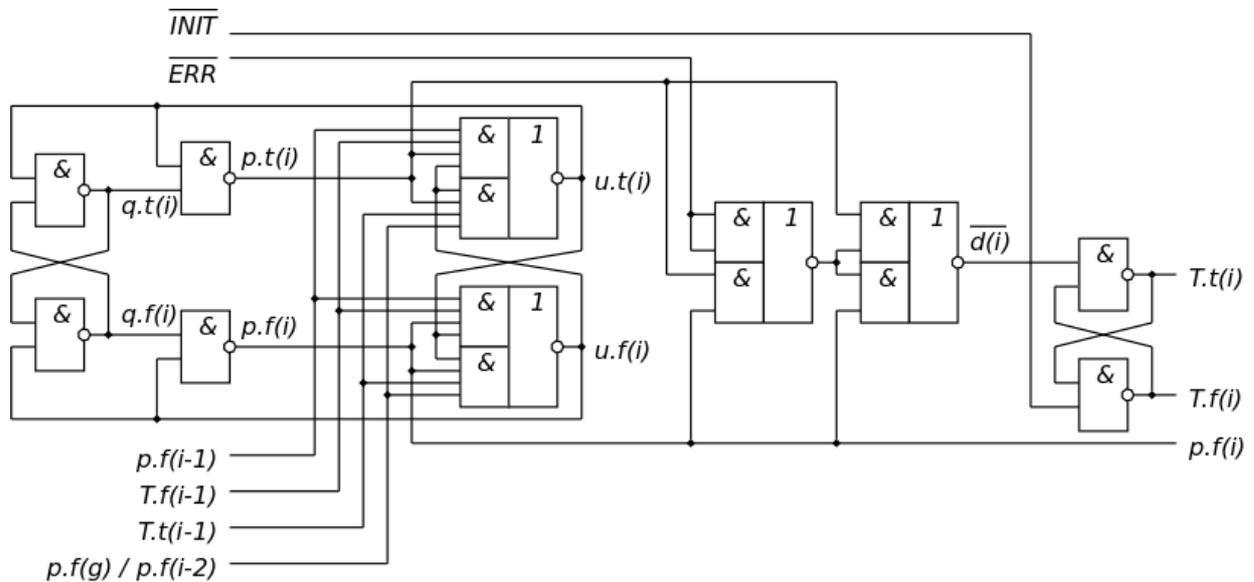


Рис. 6 Структура ячейки саморемонтирующегося счётчика

Таким образом, на выходах $u.t(i)$ и $u.f(i)$ формируются сигналы:

$$u.t(i) = p.t(i) u.f(i) a(i)$$

$$u.f(i) = p.f(i) u.t(i) a(i)$$

Если неисправностей в схеме нет, то сигнал наличия ошибки $ERR = 1$ запрещает работу локализирующих триггеров ($d(i) = 1$) и на выходе триггеров неисправности ($T.t(i)$ и $T.f(i)$) формируется состояние (0 1) (при этом $a(i) = p.f(i-1)$; $a(g) = 0$). В случае возникновения неисправности устанавливается сигнал наличия ошибки $ERR = 0$, на выходах локализирующих триггеров устанавливается значение $d(i) = 0$ и на выходе триггеров неисправностей устанавливаются состояния (1 0). Функция переключения ($i+1$) разряда счётчика при этом становится $a(i) = p.f(g)$ (или $a(i) = p.f(i-2)$ в зависимости от выбранного метода замещения), а функция переключения резервного разряда $a(g) = p.f(i-1)$. Таким образом осуществляется саморемонт схемы. После устранения неисправности в i -том разряде возможно перевести триггеры неисправности в начальное состояние сигналом $INIT = 0$;

Если сравнивать аппаратные затраты при построении саморемонтирующихся схем в синхронном и самосинхронном базисах, то самосинхронные варианты намного эффективнее [3], т.к. функции самопроверяемости и самодиагностируемости заложены в сам принцип строго самосинхронных схем, а для обеспечения возможности саморемонта в синхронных схемах используют методы многократного дублирования или мажорирования блоков, в результате чего значительно увеличиваются аппаратные затраты на реализацию таких схем. Кроме того, строго самосинхронные схемы являются самодиагностируемыми к многократным константным неисправностям независимо от места их возникновения, в то время как достоверность работы синхронных схем может быть гарантирована только для блоков в которых использовалось дублирование или мажорирование и только при условии того, что не возникли неисправности в схеме сравнения результатов вычислений, т.е. синхронные схемы не могут обеспечить стопроцентную самодиагностируемость и самопроверяемость в принципе, а в

строгосамосинхронные схемы этот принцип заложен изначально, поскольку при возникновении константной неисправности (любой кратности) переключения в такой схеме просто невозможны. Также строгосамосинхронные схемы в несколько раз эффективнее по энергопотреблению и рабочему диапазону температуры и напряжения питания.

1.J. Sparsø and S. Furber, eds., Principles of Asynchronous Circuit Design: A Systems Perspective. Kluwer Academic Publishers, 2001.

2.Автоматное управление асинхронными процессами в ЭВМ и дискретных системах. Под редакцией В.И. Варшавского. М., Наука, 1986, 308 с.

3.Самосинхронные схемы – ключ к построению эффективной и надежной аппаратуры долговременного действия. Степченков Ю. А., Дьяченко Ю. Г., Петрухин В. С., Л. П. Плеханов, «Научноёмкие технологии №5, 6 2007 год».