

# САМОСИНХРОННАЯ СХЕМОТЕХНИКА: ПОВЫШЕНИЕ ЭНЕРГОЭФФЕКТИВНОСТИ ВЫЧИСЛЕНИЙ В МИКРОПРОЦЕССОРНЫХ СИСТЕМАХ

**ДМИТРИЙ ВОРОНКОВ**, рук. проектов НПП «Цифровые решения»  
**ЕКАТЕРИНА ЕВСТИГНЕЕВА**, ведущий инженер, НПП «Цифровые решения»  
**АЛЕКСАНДР РУТКЕВИЧ**, исполнительный директор, НПП «Цифровые решения»  
**ВЛАДИМИР СТЕШЕНКО**, к.т.н., нач. отдела проектирования СБИС, ФГУП «РНИИ КП»  
**ДЕНИС СТРОГАНОВ**, инженер, НПП «Цифровые решения»  
**ГРИГОРИЙ ШИШКИН**, главный конструктор, НПП «Цифровые решения»

С переходом к проектным нормам менее 90 нм в конструировании ИС возникли принципиально новые проблемы. Помимо проблем технологического свойства, связанных с тем, что традиционная конструкция МОП-транзистора перестает работать из-за различных паразитных эффектов, проявляющихся в малоразмерных конструкциях, возникли проблемы связанные с особенностью «традиционной» схемотехники. Сейчас на первые роли выходит фактор энергетической эффективности вычислений. И становится ясно, что недостаточно просто улучшить проектные нормы, для того, чтобы удовлетворить противоречивые требования высокого быстродействия при малом потреблении.

В настоящее время устройства можно разделить на три группы по уровню энергопотребления [8]. К первой группе относятся стационарные и автомобильные вычислители. Предел мощности для этих блоков установлен 5 Вт. Исходя из планируемого объема вычислений до  $10^{12}$  операций/сек, получим требуемую эффективность  $10^{11} : 5 \cdot 10^{11}$  операций/Вт. Это в 1000 раз больше, чем в процессорах современных персональных компьютеров. Уровень энергопотребления микросхем в стационарной аппаратуре ограничен на уровне единиц Ватт.

Ко второй группе относятся персональные карманные устройства с автономным питанием. Эти устройства должны обеспечивать телефонную и интернет-связь, контроль состояния здоровья, взаимодействие с системой безопасности, биометрическую идентификацию, функции организера и т. д. Они снабжены беспроводным каналом связи с сетью, обладающим пропускной способностью до 108 бит/сек. Максимальная потребляемая мощность устройства 500 мВт. Используемые

микросхемы должны иметь милливаттный уровень потребления.

К третьей группе относятся разнообразные сенсоры и точки доступа к сети. Большая их часть должна иметь автономное электропитание от аккумуляторов, солнечных батарей, топливных элементов и др. При постоянном функционировании запаса энергии должно хватать на несколько лет. Наибольшую проблему представляет беспроводная связь этих устройств. Скорости передачи информации низкие от 1 до  $10^4$  бит/сек, дальность связи около 10 м. Система связи будет построена по иерархическому принципу. Ближняя связь — 10 м, связь в здании — 100 м, локальная связь — 1000 м, далее — городская или национальная сеть. Максимальная мощность таких устройств около 1 мВт, а средняя — не более 100 мкВт — так называемые устройства микроваттного уровня.

Для столь резкого повышения вычислительной мощности и энергетической эффективности электронной аппаратуры потребуются новый уровень интеграции микросхем и новая комбинация технологий энергосбережения, включающая, в том числе, и схемотехнические и архитектурные способы повышения энергоэффективности вычислений.

Большинство современных процессоров для персональных компьютеров, микроконтроллеров, сигнальных процессоров строятся на основе синхронной схемотехники. Работа процессора подчинена тактовому генератору, который задает темп работы схемы. В настоящее время у большинства пользователей тактовая частота стала одним из главных параметров при покупке нового персонального компьютера. Не понимая сути проблемы, многие полагают, что чем выше тактовая частота, тем выше производительность. Частота является, несомненно, важным показателем про-

изводительности, но не менее существенны дополнительные характеристики: энергопотребление, надежность и общая производительность.

Еще в середине 50-х гг. прошлого века активно исследовались две альтернативные методологии построения схем: синхронная и самосинхронная [1]. Взаимодействие между физическим и системным временем в синхронной методологии проектирования происходит через тактовый генератор, который удаляет физическое время из поведения модели. События, происходящие во внешних часах, отделены от модели системного поведения и не имеют причинно-следственного отношения к событиям в системе. Все события синхронизируются метками физического времени, т.е. эти события могут инициироваться только от сигнала тактового генератора. Для корректной работы такой схемы должно выполняться требование к периоду тактового сигнала, который выбирается из расчета на худший случай с некоторым запасом — максимально возможное время переключения самых «медленных» элементов при наихудших условиях функционирования, таких как низкое напряжение питания, высокая температура, наихудшие параметры технологического процесса изготовления микросхемы и др. При этом действительная длительность инициированных событий не отслеживается.

На рисунке 1 показана временная диаграмма работы синхронной конвейерной схемы состоящей из трех блоков. Каждый блок содержит D-триггер и комбинационную схему. На диаграмме показано время переходных процессов блоков конвейера, которое зависит от поступающих данных и логики работы. На диаграмме видно, что временные ресурсы схемы используются не полностью. Таким образом, цена корректной работы

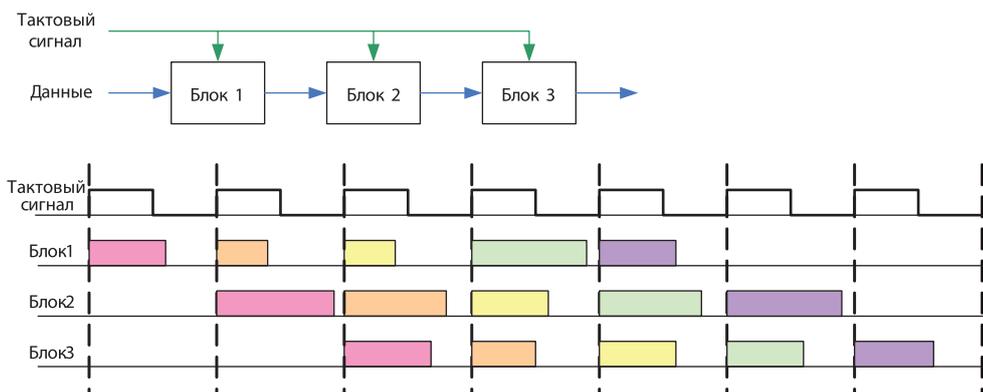


Рис. 1. Временная диаграмма работы синхронных конвейерной схемы

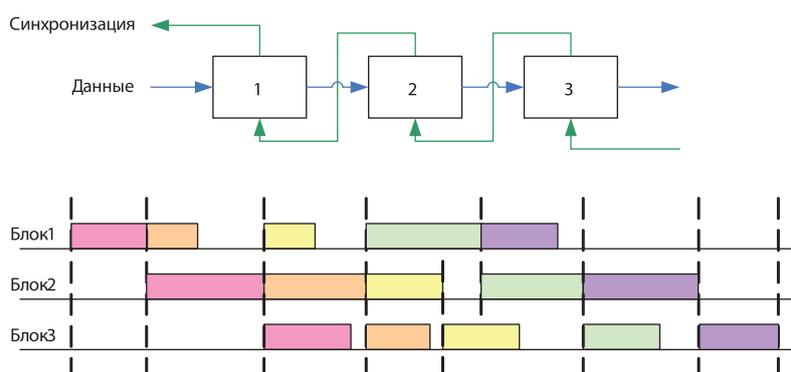


Рис. 2. Временная диаграмма работы самосинхронных конвейерной схемы

синхронных схем — недоиспользование её возможностей по быстродействию на 50—70% по сравнению с номинально возможным быстродействием [1].

В самосинхронной методологии тактовый генератор отсутствует, а механизмы, обеспечивающие системное время включаются в модель системного поведения и разрабатываются вместе с созданием начального поведенческого описания. Самосинхронные системы строятся на основе механизма фиксации окончания переходного процесса, т.е. определения реального момента завершения вычисления. Пример самосинхронной конвейерной схемы показан на рисунке 2. Синхронизация каждого блока осуществляется по сигналу готовности (завершение вычислений) последующего блока. В отличие от синхронного подхода, где быстродействие определяется работой самого медленного элемента при наилучших условиях, в самосинхронной — быстродействие определяется самым медленным блоком на данном такте обработки и текущих условиях работы.

Существует два подхода к реализации самосинхронных схем, а точнее к методам определения момента завершения вычислений: непосредственное определение — такие схемы называются строгосамосинхронные и косвенная оценка, например с помощью линии задержки соответствующей наилучше-

му случаю — квази самосинхронные. Из-за того, что квази самосинхронные схемы непосредственно не определяют момент завершения вычислений, они позволяют учесть только внешние условия (питание, температуру) и параметры технологического процесса, но не учитывают обрабатываемые данные.

Основными преимуществами строго самосинхронных схем являются:

- естественная устойчивость к параметрическим отказам, вызываемые старением элементов и изменением их параметров;
- естественная стопроцентная самопроверяемость и самодиагностируемость по отношению к множественным константным неисправностям;
- безопасность функционирования на основе бестестовой локализации неисправностей, т.е. прекращение работы в момент отказа элемента, исключающее выдачу недостоверной информации, с одновременной индикацией места события;
- высокая эффективность создания надежных изделий;
- максимально возможная область эксплуатации, определяемая только физическим сохранением переключаемых свойств элементов базиса реализации [1].

Самосинхронные процессоры начали создавать, как уже отмечалось, в

50 гг. 20 в. Одним из первых удачных процессоров без тактового генератора был построен в Илионском университете ORDVAC (Ordnance Variable Automated Computer), который с успехом применялся для управления артиллерийским огнем; серьезно вопросом самосинхронности занимался Джон фон Нейман, его проект назывался IAS. В течение долгих лет асинхронными компьютерами занимались в Манчестерском университете, где был построен MU5 [2]. В 1997 г. корпорация Intel создала совместимый с процессором Pentium асинхронный тестовый кристалл, который был в три раза производительнее и потреблял вдвое меньше энергии. В 1998 г. компания Philips выпустила асинхронный процессор для своих пейджеров. В 2001 г. Intel в Pentium 4 частично реализовала элементы асинхронной логики [3].

В нашей стране работы в области самосинхронной схемотехники проводились в Институте проблем информатики Российской академии наук. В нем создали модель самосинхронного кристалла, который является функциональным аналогом синхронного микроконтроллера PIC18CXX, широко используемого в отечественных разработках. [4] К сожалению, российские разработчики не являются лидерами в этой области. Так например, зарубежная компания Handshake Solutions занимается разработкой топологии самосинхронных процессорных ядер. Компания предлагает приобрести лицензии самосинхронной версии ARM996HS, самосинхронных процессоров HT80C51 и HT80C51MX. ARM996HS построен на базе 32-разрядного ядра ARM и предназначен для использования в системах обработки информации реального времени [5]. При сравнении со своим синхронным аналогом скорости он обеспечивает почти трехкратное уменьшение потребляемой мощности на МГц. Университет Asynchronous VLSI and Architecture Cornell University занимается подготовкой специалистов в области самосинхронной схемотехники [6]. Компания Achronix [7] разработала микросхему FPGA с самосинхронными

элементами, работающими на частотах до 1,5 ГГц, которая превосходит по всем показателям существующие FPGA от мировых лидеров Xilinx и Altera. В данный момент доступны опытные образцы и отладочная плата.

В настоящее время обеспечение энергетической эффективности вычислений становится одной из важнейших задач при разработке электронной аппаратуры. Поэтому исследования и разработки в области способов достижения высокой энергоэффективности будут интенсивно развиваться путем комплексной оптими-

зации систем на всех этапах ее разработки, включая создание архитектуры, оптимизацию программного обеспечения.

#### ЛИТЕРАТУРА

1. Соколов И.А. , Степченко Ю.А., Петрухин В.С., Дьяченко Ю.Г. , Захаров В.Н. Самосинхронная схемотехника — перспективный путь реализации аппаратуры. — *Научные технологии* 5—6, 2007, т. 8. с. 61—72.
2. Леонид Черняк. Вторая жизнь асинхронных процессоров. [www.osp.ru/os/2002/05/181445/](http://www.osp.ru/os/2002/05/181445/)

3. Эдуард Пройдаков. Асинхронные процессоры [www.pcweek.ru/themes/detail.php?ID=69101](http://www.pcweek.ru/themes/detail.php?ID=69101)

4. Степченко Ю.А., Петрухин В.С., Дьяченко Ю.Г. . Опыт разработки самосинхронного ядра микроконтроллера на базовом матричном кристалле. — *Нано- и микросистемная техника*, 2006, №5, с. 29—36.

5. [www.handshakesolutions.com](http://www.handshakesolutions.com)

6. [www.vlsi.cornell.edu](http://www.vlsi.cornell.edu)

7. [www.achronix.com](http://www.achronix.com)

8. Адамов Д.Ю. Проблема энергетической эффективности вычислений в информационных сетях будущего.