

ОБЗОР СОВРЕМЕННЫХ САМОСИНХРОННЫХ МИКРОПРОЦЕССОРОВ

АЛЕКСЕЙ БУМАГИН, канд. техн. наук, нач. сектора, ФГУП «РНИКП»

АЛЕКСЕЙ ГОНДАРЬ, инженер, ФГУП «РНИКП»

МИХАИЛ КУЛЯС, инженер, ЗАО «Ди Эс Технолоджи»

АЛЕКСАНДР РУТКЕВИЧ, ген. директор, ЗАО «Ди Эс Технолоджи»

ВЛАДИМИР СТЕШЕНКО, канд. техн. наук, нач. отд. проектирования СБИС, ФГУП «РНИКП»

АЛЬ-МЕХДИ ТАЙЛЕБ, инженер, ЗАО «Ди Эс Технолоджи»

ГРИГОРИЙ ШИШКИН, рук. проектов, ЗАО «Ди Эс Технолоджи»

Статья посвящена обзору самосинхронных микропроцессоров, начиная с первых лабораторных разработок и заканчивая современными системами на кристалле, используемыми в коммерческих приложениях. Основные преимущества данных устройств по сравнению с классическими синхронными — низкое энергопотребление, пониженный уровень электромагнитных помех, компактное размещение на кристалле. Авторы уверены, что благодаря перечисленным свойствам, будущее вычислителей, применяемых в бортовых, портативных системах, а также в медицинской технике — за самосинхронными микропроцессорами.

Самосинхронный процессор — это цифровое вычислительное устройство, не требующее центрального генератора тактовой частоты и цепей, поддерживающих распространение общего внешнего тактового сигнала. Такие процессоры расходуют меньше энергии по сравнению с синхронными.

При проектировании внутренних функциональных блоков самосинхронных процессоров отпадает потребность их синхронизации между собой. Для связи используется единый протокол: запрос — ответ с квитированием, так называемый четырехфазный самосинхронный интерфейс [10]. В результате функциональные блоки легче интегрируются в так называемые системы на кристалле (СНК). Периферийные модули — оперативная память, интерфейсные блоки, вычислители — также строятся по самосинхронному принципу.

Если на вход функциональных блоков не поступают данные, вычисления не производятся. При этом блоки потребляют минимальную энергию, необходимую для сохранения переключательной способности транзисторов для выхода из спящего режима. В результате оптимизировано распределение производительности и энергопотребления при выполнении последовательности задач, что объясняется возможностью управления напряжением питания ядра отсутствием внешнего тактового сигнала.

Помимо указанных, самосинхронные процессоры обладают рядом других

преимуществ по сравнению с традиционными. Архитектура, построенная на самосинхронной логике, становится схемотехнически проще.

Многие компании, в том числе Intel, IBM и Motorola, проводили исследования в области асинхронных вычислений. К этому подталкивали трудности, связанные с необходимостью обеспечить распространение общего тактового сигнала в ультрабольших интегральных схемах.

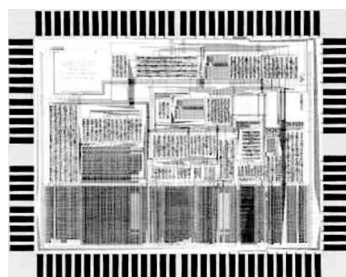
Первый самосинхронный процессор был разработан профессором Элэйном Мартином в Калифорнийском технологическом институте [10], а сама идея принадлежит одному из создателей компьютерной графики Айвану Сазерланду, написавшему первую статью о нетактируемой логике. В 1990 г. в Университете Манчестера в Англии по этому направлению была создана рабочая группа, а в 1994 г. был разработан первый самосинхронный чип Amulet1 для сотовых телефонов [9] (рис. 1а),

содержащий 60 тыс. транзисторов, по кремниевой технологии 1.0 мкм с использованием 2 слоёв металлизации. Для коммуникаций внутри ядра процессора, основанного на микроархитектуре Сатэрланда [5], использовался двухфазный протокол передачи данных. Микропроцессор выполнял набор команд процессора ARM 6 за исключением умножения с накоплением.

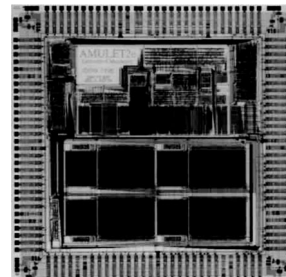
Внешний двухфазный протокол с трудом сочетался с блоками сторонних производителей.

Производительность процессора составляла примерно половину от ARM6, изготовленного с использованием того же самого технического процесса и аналогичной энергетической эффективностью (MIPS/W).

На смену ему в 1996 г. был разработан процессор Amulet2e [1], топология которого изображена на рис. 1б, совместимый с полным набором команд ARM 7. Помимо центрального ядра, процессор содержал синхронную кэш-



а)



б)

Рис. 1. Топология микропроцессоров Калифорнийского технологического института: а) Amulet1; б) Amulet2e

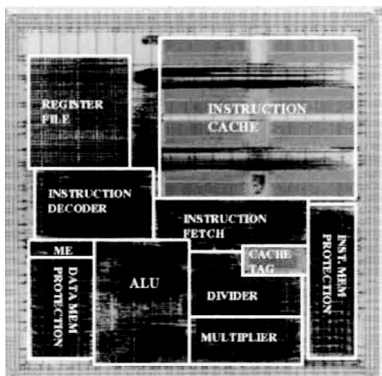


Рис. 2. Топология микропроцессора TITAC-2

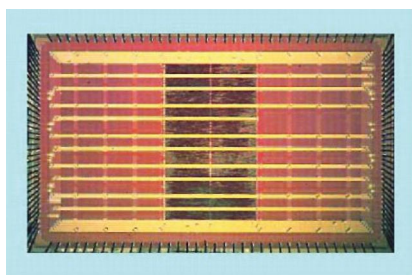


Рис. 3. Топология микропроцессора ASPRO-216

память и гибкий внешний интерфейс, позволяющий подключить внешние функциональные блоки. Были добавлены такие возможности, как прогнозирование ветвления для увеличения скорости вычислений.

Внутри ядра микропроцессора использовался двухфазный протокол передачи данных. Amulet2e реализовывался на 450 тыс. транзисторов (главным образом, в кэш памяти) по кремниевой технологии 0,5 мкм с

использованием 3-х слоёв металлизации. Производительность Amulet2e была приблизительно в три раза выше, чем у Amulet1, но составляла только половину от производительности аналогичного синхронного микропроцессора.

Процессор Amulet3i, разработанный в 2000 г. [2], совместимый с системой команд ARM9, предназначался для работы в составе СнК и не являлся автономным устройством. Кристалл процессора был разработан по кремниевой технологии 0,35 мкм с 3 слоями металлизации и содержал приблизительно 80 тыс. транзисторов. Устройство включало центральный процессор, 8 Кбайт двух портовой RAM, 16 Кбайт ROM, диспетчер прямого доступа к памяти и интерфейс внешней памяти/тестирования, объединённые с помощью асинхронной шины MARBLE.

Amulet3i обладал уже той же производительностью, что и современный синхронный микропроцессор на основе ARM 9, но выигрывал в энергопотреблении. Ядро было использовано в СнК DRACO (DECT Radio Communications Controller), предназначенной для применения в телекоммуникациях.

Известно еще несколько примеров реализации самосинхронных процессорных устройств.

Калифорнийский технический университет создал два чипа: Caltech (1989) [3], ставший первым самостоятельным самосинхронным 16-битным RISC-процессором, и MiniMIPS [4], выполненный по архитектуре R3000. Оба устройства были разработаны с использованием технологии кодирования, не чувствительного к задержкам,

в то время как в процессорах Amulet использовалась технология связанных данных. Данная методика позволила получить высокопроизводительное устройство, однако, не имевшее преимуществ в энергопотреблении перед синхронными аналогами.

Другой микропроцессор, TITAC-2, был разработан Токийским университетом в 1997 г. [6] (см. рис. 2) и основан на архитектуре R2000. В устройстве, в отличие от разработок, рассмотренных выше, использовалась технология, нечувствительная к квазизадержкам. В процессе проектирования использовалась ручная трассировка кристалла.

Из DSP-процессоров известен также ASPRO-216, разработанный в 1998 г. в Гренобле (см. рис. 3).

Все упомянутые выше устройства являлись опытными образцами, не получившими коммерческого применения.

В 1998 г. с использованием системы синтеза «Танграм» собственной разработки научно-исследовательской лаборатории Philips был создан асинхронный микроконтроллер на базе системы команд 80C51 [8], в последствии применяемый в пейджерах, где низкое энергопотребление и электромагнитная совместимость выступают на первом месте.

Микропроцессор Sharp DDMP (Data-Driven Media Processor) [7], созданный в 1997 г., был специально предназначен для мультимедийных приложений и содержал множество параллельных блоков обработки сигналов. В устройстве использованы преимущества асинхронных устройств.

В настоящее время наиболее широкое распространение получили микропроцессоры семейства ARM, первым самосинхронным устройством коммерческого назначения из которого стал ARM996HS, созданный в 2006 г. совместно компаниями ARM Ltd и Handshake Solutions, являющейся подразделением Royal Philips Electronics. Предыдущие версии процессора обладали следующими недостатками: низкая производительность, сложность программирования и проблема взаимодействия с существующими микросхемами памяти и периферийными шинами.

Изначально процессор предназначен для автомобильных, медицинских и встроенных приложений, благодаря чрезвычайно низкому расходу энергии и низкому уровню электромагнитных помех без снижения производительности. ARM 996HS — первый промышленно выпускаемый асинхронный процессор для использования в составе отказоустойчивых и быстродействующих устройств.

Функциональная схема процессора представлена на рис. 4. Устройство

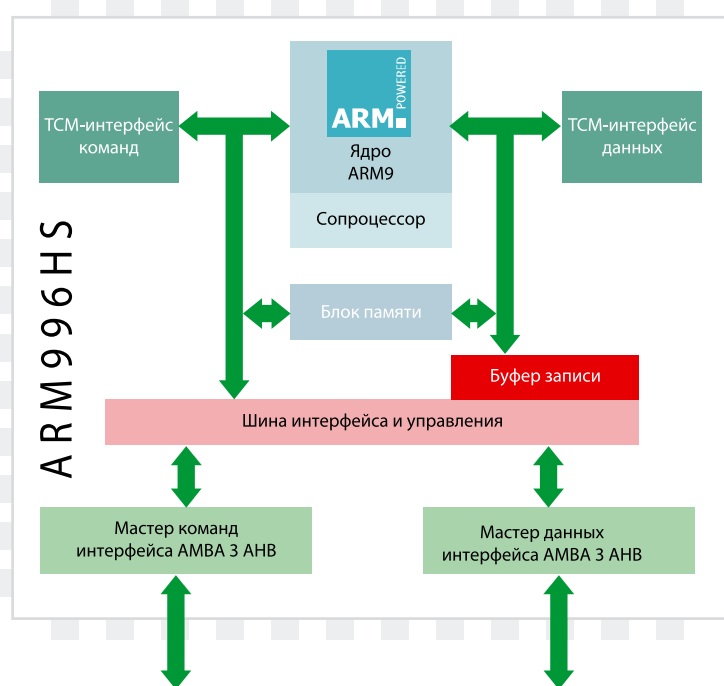


Рис. 4. Функциональная схема процессора ARM 996HS

включает в себя асинхронное 32-битовое ядро RISC архитектуры ARMv5TE с набором команд Thumb®, блок защиты памяти MPU, аппаратный делитель, шину Dual AMBA АНВ-Lite, быстрый 32-битный MAC, стандартные синхронные интерфейсы. В архитектуре процессора используются самосинхронизирующиеся цепи, разработанные компанией Philips, которые ранее были использованы в смарт-картах, пейджинговых устройствах, мобильных телефонах. Отсутствие внешнего источника синхронизации, позволяет делать процессоры более устойчивыми к радиопомехам.

В СнК процессор ARM 996HS позволяет простую интеграцию периферийных устройств и может использоваться как в синхронных, так и в асинхронных проектах. Инженеры могут разрабатывать для него программные приложения, используя стандартные библиотеки программирования, например ARM Metro для низкопотребляющих устройств, с помощью существующих инструментов САПР с низкими временными и финансовыми затратами.

В настоящее время процессор ARM996HS доступен всем желающим для лицензирования. Средства разработки приложений для процессора — семейство САПР ARM RealView DEVELOP, включая пакеты RealView Development Suite, RealView ICE и RealView Trace. Разработчики также могут использовать библиотеки ARM Metro — для приложений с низким энергопотреблением

и ARM Advantage — для высокопроизводительных применений.

Для широкого внедрения самосинхронных процессоров необходимо не менее пяти лет, поскольку для них пока что существует очень мало инструментальных средств, а главное, — требуются радикальные изменения в идеологии проектирования как аппаратных средств, так и программного обеспечения. Однако постепенный переход к использованию самосинхронных цифровых устройств уже намечается. В 1997 г. корпорация Intel, создала совместимый с процессором Pentium асинхронный тестовый кристалл, который был в три раза производительнее и потреблял вдвое меньше энергии. В 1998 г. фирма Philips выпустила асинхронный процессор для коммуникационного применения. В 2001 г. в процессоре Intel Pentium IV частично реализованы элементы самосинхронной логики.

ЛИТЕРАТУРА

1. S.B. Furber, J.D. Garside, P. Riocreux, S. Temple, P. Day, J. Liu, and N.C. Paver. AMULET2: An asynchronous embedded controller. *Proceedings of the IEEE*, 87(2):243-256, February 1999.
2. J.D. Garside, W.J. Bainbridge, A. Bardsley, D.A. Edwards, S.B. Furber, J. Liu, D.W. Lloyd, S. Mohammadi, J.S. Pepper, O. Pelin, S. Temple, and J.V. Woods. AMULET31 — an asynchronous system-on-chip. *In Proc. International Symposium on Advanced Research in Asynchronous Circuits*

and Systems, pages 162-175. IEEE Computer Society Press, April 2000.

3. A.J. Marin, S.M. Burns, T. K. Lee, D. Borokovic, and P.J. Hazewindus. The design of an asynchronous microprocessor. In Charles L. Seiz, editor, *Advanced Research in VLSI*, pages 351-373. MIT Press, 1989.

4. A.J. Marin, A. Lines, R. Manohar, M. Nysrom, P. Penzes, R. Souh-worh, U.V. Cummings, and T.-K. Lee. The design of an asynchronous MIPS R3000. *In Proceedings of the 17th Conference on Advanced Research in VLSI*, pages 164-181. MIT Press, September 1997.

5. I.E. Suherland. Micropipelines. *Communications of the ACM*, 32(6):720-738, June 1989.

6. A. Takamura, M. Kuwako, M. Imai, T. Fujii, M. Ozawa, I. Fukasaku, Y. Ueno, and T. Nanya. TITAC-2: An asynchronous 32-bit microprocessor based on scalable-delay-insensitive model. *In Proc. International Conf. Computer Design (ICCD'97)*, pages 288-294. MIT Press, October 1997.

7. H. Terada, S. Miyaa, and M. Iwaa. DDMPs: Self-timed superpipelined data-driven multimedia processors. *Proceedings of the IEEE*, 87(2):282-296, February 1999.

8. H. van Gageldonk, D. Baumann, C.H. van Berkel, D. Gloor, A. Peeters, and G. Segmann. An asynchronous low-power 80c51 microcontroller. *In Proc. International Symposium on Advanced Research in Asynchronous Circuits and Systems*, pages 96-107. IEEE Computer Society Press, April 1998.

9. J.V. Woods, P. Day, S.B. Furber, J.D. Garside, N.C. Paver, and S. Temple. AMULET1: An asynchronous ARM processor. *IEEE Transactions on Computers*, 46(4):385-398, April 1997.

10. <http://chernykh.net/content/view/431/638>